

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

J1046 U.S. PT
09/899157
07/06/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 8月15日

出願番号
Application Number:

特願2000-246102

出願人
Applicant(s):

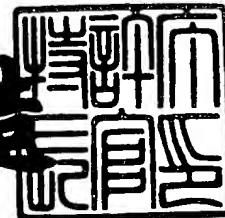
富士フイルムマイクロデバイス株式会社
富士写真フイルム株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 2月16日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2001-3008856

【書類名】 特許願

【整理番号】 DL2581

【提出日】 平成12年 8月15日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/40

【発明の名称】 画像処理装置及び画像処理方法

【請求項の数】 13

【発明者】

【住所又は居所】 宮城県黒川郡大和町松坂平1丁目6番地 富士フイルム
マイクロデバイス株式会社内

【氏名】 浅野 眞成

【特許出願人】

【識別番号】 391051588

【氏名又は名称】 富士フイルムマイクロデバイス株式会社

【代表者】 柏木 朗

【特許出願人】

【識別番号】 000005201

【氏名又は名称】 富士写真フイルム株式会社

【代表者】 古森 重▲隆▼

【代理人】

【識別番号】 100091340

【弁理士】

【氏名又は名称】 高橋 敬四郎

【電話番号】 03-3832-8095

【選任した代理人】

【識別番号】 100105887

【弁理士】

【氏名又は名称】 来山 幹雄

【電話番号】 03-3832-8095

【選任した代理人】

【識別番号】 100108394

【弁理士】

【氏名又は名称】 今村 健一

【電話番号】 03-3832-8095

【手数料の表示】

【予納台帳番号】 009852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9913044

【包括委任状番号】 9913045

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置及び画像処理方法

【特許請求の範囲】

【請求項 1】 背景用の第 1 の画像データを格納する第 1 の領域と、オンスクリーンディスプレイ用の第 2 の画像データを格納する第 2 の領域とを有する画像メモリと、

前記画像メモリから読み出された前記第 1 の画像と前記第 2 の画像とをディスプレイ画面に表示する形式で格納する表示バッファメモリと、

前記画像メモリと前記表示バッファメモリとにおけるアクセスを制御する制御部であって、前記第 1 の領域から前記第 1 のデータを読み出して前記表示バッファメモリに書き込むとともに、前記第 2 の領域から前記第 2 の画像データを読み出して前記表示バッファメモリの指定された領域に書き込む制御部とを含み、

前記制御部は、前記画像メモリから読み出された前記第 2 の画像データを増加することができるデータ量伸長制御部を有している
画像処理装置。

【請求項 2】 前記データ量伸長制御部は、前記第 2 の画像データを拡大する拡大制御部を含む

請求項 1 に記載の画像処理装置

【請求項 3】 前記拡大制御部は、前記第 2 の画像データに含まれる各データを複写して得られたデータ群を前記第 2 の画像データに追加する

請求項 2 に記載の画像処理装置。

【請求項 4】 前記拡大制御部は、前記第 2 の画像データを線形補間して得られたデータ群を前記第 2 の画像データに追加する

請求項 2 に記載の画像処理装置。

【請求項 5】 前記拡大制御部により拡大された第 2 の画像データは、前記ディスプレイ画面に拡大されて表示される

請求項 2 に記載の画像処理装置。

【請求項 6】 前記拡大制御部は、前記第 1 の画像データも拡大できる
請求項 2 から 5 までのいずれか 1 項に記載の画像処理装置。

【請求項 7】 前記データ量伸長制御部は、前記第 2 の画像データのビット数を増加させるビット変換を行うビット変換部を含む
請求項 1 に記載の画像処理装置。

【請求項 8】 前記ビット変換部は、前記表示バッファメモリが格納可能なビット数に達するまで前記第 2 の画像データの下位にデータ"0"を追加する処理を行う
請求項 7 に記載の画像処理装置。

【請求項 9】 前記ビット変換部は、前記表示バッファメモリが格納可能なビット数に達するまで前記第 2 の画像データの下位にデータ"0"を追加する第 1 の処理と、前記第 1 の処理により得られディスプレイ画面上で隣接するデータ間の差分が均等化されるように平滑化処理を行う第 2 の処理とを含む
請求項 7 に記載の画像処理装置。

【請求項 10】 前記ビット変換部は、多数の表示用情報と、前記各表示用情報が格納されているアドレスを示すアドレス情報とを含む表示用情報テーブルを有しており、

前記第 2 の画像データは、前記ディスプレイ画面上における表示位置を指定するための表示位置指定情報と前記アドレス情報とを含む、

請求項 7 に記載の画像処理装置。

【請求項 11】 前記表示用情報テーブルは、書き換え可能とされている
請求項 10 に記載の画像処理装置。

【請求項 12】 前記表示用情報は前記ディスプレイ画面に表示すべき色に関する情報である

請求項 10 又は 11 に記載の画像処理装置。

【請求項 13】 背景用の第 1 の画像データとオンスクリーンディスプレイ用の第 2 の画像データとを画像メモリに格納する工程と、

前記第 1 の画像データと前記第 2 の画像データとを前記画像メモリから読み出し、前記第 2 の画像データ量を増加させる工程と、

前記第 1 の画像データとデータ量が増加した第 2 の画像データとをディスプレイ画面に表示する工程と

を含む画像処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ある画像の上にさらに別の画像を重ねて表示するオンスクリーンディスプレイを行う画像処理装置に関する。

【0002】

【従来の技術】

CCDなどの固体撮像素子を備えるデジタルスチルカメラやデジタルムービーカメラなどの撮像装置が、一般用及び業務用に用いられるようになってきた。これらの撮像装置において、画像データソースなどから出力された画像データをディスプレイ装置の画面上に主画面として表示しつつ、例えば、別の副次的な文字情報などを、縮小サイズで画面上に一緒に表示する技術をオンスクリーンディスプレイ（以下「OSD」という。）と称する。OSD機能を含む画像処理装置を用いると、自然画や文字情報、さらに動画像までを自由に表示できる。

【0003】

【発明が解決しようとする課題】

ところで、上記のOSD機能を含む画像処理装置を用いると、OSDデータのメモリからの読み出しが頻繁に行われ、画像メモリのバス帯域の多くを占めてしまうという問題点が生じる。

【0004】

メモリバスの帯域には限界があるため、OSDデータの大きさ、表示枚数に制限が加わり、表示段階でのコマ落ちや表示解像度の低下など、画質低下の原因ともなっていた。また、OSDデータのアクセス量が増大すると、メモリと中央処理装置（CPU）との間の情報のやり取りに必要な帯域も十分に確保できなくなる可能性が生じる。

【0005】

上記の問題を単純に解決するためには、メモリのアクセス速度を上げればよい。但しその場合、消費電力が大きくなり、EMI（Electro-magne

t i c i n t e r f e r e n c e : 電磁波妨害) の点でも問題が生じる。

【 0 0 0 6 】

従って、画像処理を円滑にするためには、O S D データのアクセス量を減らす必要がある。

【 0 0 0 7 】

本発明の目的は、O S D を表示できる画像処理装置における画像メモリのバス帯域を低減させることである。

【 0 0 0 8 】

【課題を解決するための手段】

本発明の一観点によれば、背景用の第 1 の画像データを格納する第 1 の領域と、オンスクリーンディスプレイ用の第 2 の画像データを格納する第 2 の領域とを有する画像メモリと、前記画像メモリから読み出された前記第 1 の画像と前記第 2 の画像とをディスプレイ画面に表示する形式で格納する表示バッファメモリと、前記画像メモリと前記表示バッファメモリとにおけるアクセスを制御する制御部であって、前記第 1 の領域から前記第 1 のデータを読み出して前記表示バッファメモリに書き込むとともに、前記第 2 の領域から前記第 2 の画像データを読み出して前記表示バッファメモリの指定された領域に書き込む制御部とを含み、前記制御部は、前記画像メモリから読み出された前記第 2 の画像データを増加することができるデータ量伸長制御部を有している画像処理装置が提供される。

【 0 0 0 9 】

本発明の他の観点によれば、背景用の第 1 の画像データとオンスクリーンディスプレイ用の第 2 の画像データとを画像メモリに格納する工程と、前記第 1 の画像データと前記第 2 の画像データとを前記画像メモリから読み出し、前記第 2 の画像データ量を増加させる工程と、前記第 1 の画像データとデータ量が増加した第 2 の画像データとをディスプレイ画面に表示する工程とを含む画像処理方法が提供される。

【 0 0 1 0 】

【発明の実施の形態】

以下、図 1 から図 3 までを参照して本発明の一の実施の形態による画像処理装

置について説明する。

【 0 0 1 1 】

図 1 は、画像処理装置の構成を示すブロック図である。

【 0 0 1 2 】

図 2 は、画像メモリの記憶領域の配置を示す。

【 0 0 1 3 】

図 1 に示すように、画像処理装置 X は、画像信号ソース 1 と信号処理回路 2 と入力バッファメモリ 3 と画像メモリ 4 と画像メモリコントロール部 5 と表示バッファメモリ 6 と表示用モニタ（ディスプレイ） 7 とを含む。

【 0 0 1 4 】

画像信号ソース 1 は、例えばデジタルカメラの CCD 固体撮像素子である。

【 0 0 1 5 】

画像信号ソース 1 から例えば 1 2 . 5 M H z の転送レートでビデオ信号が信号処理回路 2 に入力され、そこで R G B / Y C 変換や γ 補正、或いは色信号の補間などの信号処理が行われる。

【 0 0 1 6 】

入力バッファメモリ 3 は、例えばラインメモリであり、信号処理をされたビデオ信号が 1 ライン単位で書き込まれる。画像メモリコントロール部 5 は、入力バッファメモリ 3 の 1 ライン分のビデオデータを画像メモリ 4 に書き込む。入力バッファメモリ 3 は、2 ポートを有し、読み出しと書き込みとを同時に行うことができる。

【 0 0 1 7 】

画像メモリ 4 は、例えば D R A M 又は S D R A M であり、画像メモリ 4 への書き込み速度は、入力バッファメモリ 3 への書き込み速度より相当高速であり、例えば、6 6 M H z で書き込み及び読み出し動作が行われる。

【 0 0 1 8 】

画像メモリコントロール部 5 は、1 走査毎に画像メモリ 4 のビデオデータ領域 1 0 或いは O S D データ領域 1 1 のいずれかの画像データを選択的に読み出し、表示バッファメモリ 6 に書き込む。

【0019】

画像データは、表示同期信号に従い、表示バッファメモリ6から1ライン単位でモニタ（表示ディスプレイ）7に出力され表示される。

【0020】

画像メモリコントロール部5に、入力同期信号S1、表示同期信号S3およびOSD制御信号S2が入力し、画像メモリコントロール部5と画像メモリ4のデータ領域との間のデータのアクセスを制御する。

【0021】

図2に示すように、画像メモリ4に、ビデオデータ（第1の画像データ）領域10と、OSDデータ（第2の画像データ）領域11とが含まれる。ビデオデータ領域10は、表示画面の主画像である例えば背景用のビデオデータを1フレーム分格納する。データ領域11は、オンスクリーンディスプレイ（以下「OSD」と称する。）データを格納する。OSDデータは、例えば静止画像データであり、予め画像メモリ4に書き込まれている。

【0022】

尚、第1の画像データは、動画であっても静止画であっても良い。第2の画像データについても動画であっても静止画であっても良い。第2の画像データが背景用の静止画となる場合もある。要するに、第1の画像データと第2の画像データとについて、静止画又は動画、背景画又は中心部分の画像のいずれかに限定されるものではなく、任意に選択できるものである。

【0023】

但し、主に第1の画像データのデータ量と比べて第2の画像データのデータ量は比較的少ない場合を対象としている。

【0024】

図3は、画像メモリコントロール部5の構成を示すブロック図である。

【0025】

図3に示すように、画像メモリコントロール部5は、入力データ書き込み制御部12と、表示データ読み出し制御部15と、拡大制御部（データ伸長制御部）17とを含む。

【0026】

データ伸長制御部は、入力されたデータのデータ量を大きくして出力する。

【0027】

尚、データ伸長制御部は、第1の実施の形態による拡大制御部、第2及び第3の実施の形態によるビット変換部を含む包括的な概念である。

【0028】

画像信号ソース1（図1）、信号処理回路2（図1）を通り、入力バッファメモリ3（図1）から出力される表示データD1は、入力同期信号S11に同期して入力データ書き込み制御部12を経て画像メモリ4に格納される。

【0029】

表示データD1は、背景データD1-1（第1の画像データ）とOSDデータD1-2（第2の画像データ）とを含む。

【0030】

画像メモリ4に格納されていた表示データD1は、表示同期信号S15に同期し、例えば背景データD1-1（第1の画像データ）、OSDデータD1-2（第2の画像データ）の順に画像メモリ4から読み出され、表示データ読み出し制御部15に転送される。

【0031】

表示データ読み出し制御部15には、背景／OSD切換え信号S17が入力される。背景／OSD切換え信号S17は、背景データD1-1とOSDデータD1-2とのいずれを拡大制御部17に転送するかを選択する。

【0032】

表示データ読み出し制御部15において背景／OSD切換え信号S17により、背景データD1-1とOSDデータD1-2とのいずれを拡大制御部17に転送するかを選択し、選択されたデータを拡大制御部17に転送する。

【0033】

拡大制御部17は、拡大制御信号S21の指令により例えばOSDデータD1-2を拡大する。

【0034】

拡大制御部17には、OSD制御信号S22も入力される。

【0035】

OSD制御信号S22は、拡大されたOSDデータD1-3に基づく画像をモニタ7（図1）に表示し始める位置（表示開始位置）及び表示サイズの情報を含む。

【0036】

拡大されたOSDデータD1-3は、表示バッファメモリ6に転送される。表示バッファメモリ6に蓄積された表示データ、D1-1、D1-3は、表示バッファメモリ6を介して表示用モニタ7（図1）に送られ、実際に表示される。背景データD1-1は、拡大制御部17をスルーして表示バッファメモリ6に転送される。

【0037】

背景データD1-1とOSDデータD1-2とのデータ処理例についてより詳細に説明する。

【0038】

表示同期信号S15に同期して画像メモリ4から既に読み出されている1ライン分の背景データD1-1とOSDデータとが表示データ読み出し制御部15に読み出される。

【0039】

背景／OSD切換え信号S17により背景データD1-1が選択されると、背景データD1-1は、拡大制御部17をスルーして表示バッファメモリ6に書き込まれる。

【0040】

背景／OSD切換え信号S17によりOSDデータD1-2が選択されると、OSDデータD1-2が拡大制御部17に転送される。OSDデータD1-2は、拡大制御部17により拡大されOSDデータD1-3が生成される。

【0041】

拡大制御部17で拡大されたOSDデータD1-3は、OSD制御信号S22に基づき、表示位置に対応する表示バッファメモリ6上の位置に上書き（書き換

え) される。表示バッファメモリ 6 から読み出された背景データと OSD データとはモニタ 7 上に表示される。各走査ラインについて上記の動作を繰り返すことにより、OSD を含む表示を実現することができる。

【0042】

尚、拡大制御部 17 において背景データ D1-1 もスルーせずに拡大することもできる。背景データ D1-1 を拡大すれば、背景データ D1-1 のズーム表示が可能である。

【0043】

上記の画像処理装置においては、少なくとも OSD データの画像メモリ 4 と表示データ読み出し制御部 15 との間におけるデータの転送は、拡大制御部 17 において拡大される前の OSD データ D1-2 で行われるため、画像メモリ 4 と表示データ読み出し制御部 15 との間のデータバスの帯域の占有量が少ない。

【0044】

以下に拡大制御部 17 におけるデータの拡大作業について図 4 及び図 5 を参照して具体的に説明する。

【0045】

図 4 に、最も簡単な拡大作業に一例を示す。例えば、簡単のために、OSD データ D1-2 が、モニタ 7 の隣接する位置に表示すべき 3 つのデータ「A、B、C」により構成されていると仮定する。

【0046】

OSD データ D1-2 すなわち、データ「A、B、C」のデータ量を増加させる。

【0047】

データ量を増加させる処理の一例として、例えば元のデータ D1-2 のコピー処理がある。

【0048】

データ A と B と C とをそれぞれコピーすると、OSD データ D1-3 として「AA、BB、CC」を形成することができる。OSD データ D1-3 のデータ量は、OSD データ D1-2 のデータ量の 2 倍になる。元の OSD データ D1-2

を単にコピーするという単純な作業だけで特に複雑なハードウェアの追加なしにデータ量を簡単に2倍にすることができる。尚、データのコピーを繰り返せば、データ量を3倍以上にすることも可能である。

【0049】

OSDデータ量が増加するため、OSDの画像が、モニタ7において拡大されて表示される。

【0050】

但し、上記コピー処理を行っただけのOSD画像は、元のデータをコピーしただけであるため、表示画質はそれほど良くない。

【0051】

図5を参照して、図4に示す作業と異なるデータ拡大作業について説明する。

【0052】

例えば、元のOSDデータD1-2が「A、B、C」のデータにより構成されていると仮定する。

【0053】

このOSDデータD1-2に関して、AとB、BとCとの間で線形補間を行うと、AとBとの補間により $(A+B)/2$ のデータが、BとCとの補間により $(B+C)/2$ のデータが形成される。OSDデータD1-3のデータ量は、OSDデータD1-2のデータ量よりも増加する。モニタ7にOSDの画像を拡大表示することができる。この方法では、AB間及びBC間において線形補間処理を行うための新たなモジュールが必要となるが、補間処理を行っているため、単にコピー処理を行った場合と比べてOSDデータD1-3に基づくモニタ上の表示画質は向上する。

【0054】

モニタ表示直前のOSDデータD1-3と比べて、画像メモリ4と表示データ読み出し制御部15との間におけるデータのやり取り時におけるOSDデータD1-2のデータ量は少なく、画像メモリ4と表示データ読み出し制御部15との間でのOSDデータに関するアクセス量は相対的に低減する。

【0055】

尚、上記の拡大制御の作業において、前段階において予めOSDデータを縮小しておき、拡大制御部17においてOSDデータ1-2を拡大しても良いし、データの縮小の段階を経ずに単に拡大制御部17においてOSDデータを拡大する処理を行っても良い。

【0056】

次に、第2の実施の形態による画像処理装置について説明する。

【0057】

図6から図8までを参照して、第1の実施の形態による画像処理装置と異なる構成を有する画像メモリコントロール部について詳細に説明する。

【0058】

図6は、表示用データの一般的なデータ構造の例を示す。

【0059】

図6に示すように、表示用データを、 x 、 y 、 z 空間で表示する。表示用データは、例えば $x=160$ 、 $y=120$ のマトリックス状に画素が配置された構造を有している。各画素は、 z 方向（深さ方向）にそれぞれ16ビットのデータ量を有している。

【0060】

各画素が、深さ方向に16ビット分のデータ量を有していれば、例えば一般的な色（階調すなわち明暗も含めた）の表示用データとしては十分である。

【0061】

ところで、OSD用の表示用データは、文字などを主体としており、通常の画像データと異なり複雑な色調の変化などは少ないため、色表示用のデータとしては深さ方向に16ビット分のデータ量を必要としない場合が多い。16ビットの半分の8ビット程度のデータ量を有していれば十分な場合が多い。

【0062】

図7は、1画素当たりのメモリデータの割り当て例を示す模式的な図である。

【0063】

1画素当たりのメモリデータは、通常は0から15までの16ビットであるが、図7に示すように、OSD表示用のデータを、最下位ビット（LSB）から始

まる 8 ビットの OSD データ OSD 1 と、8 ビット目から最上位ビット (MSB) までの 8 ビットの他の OSD データ OSD 2 とにより構成する。例えば、モニタの画面における 1 画素当たりのデータ量を 8 ビットにする。

【0064】

16 ビットのデータ領域を 8 ビット OSD データ OSD 1 と OSD 2 とに分割した場合、これらを 1 画面上の 2 画素に対応するデータとして振り分けても良いし、2 画面上の 1 画素に対応するデータとして振り分けても良い。

【0065】

尚、OSD 1 と OSD 2 とを 2 画面上の 1 画素に対応するデータとして振り分ける場合には、制御回路等を用いて同期を取っておく必要がある。

【0066】

図 8 は、画像メモリコントロール部 25 の構成を示すブロック図である。画像メモリコントロール部 25 は、図 1 の画像メモリコントロール部 5 と対応するものである。

【0067】

図 8 に示すように、画像メモリコントロール部 25 は、入力データ書き込み制御部 31 と、表示データ読み出し制御部 35 と、ビット変換処理部 37 (データ量伸長制御部) とを含む。

【0068】

画像信号ソース、信号処理回路を通り、入力バッファメモリから出力された表示データ D31 は、入力同期信号 S41 に同期して入力データ書き込み制御部 31 を通り画像メモリ 21 に格納される。

【0069】

画像メモリ 21 に格納されていた表示データ D31 は、表示同期信号 S45 に同期し、背景データ D31-1、OSD データ D31-2 の順に、画像メモリ 21 から読み出され、表示データ読み出し部 35 に転送される。

【0070】

背景/OSD 切換え信号 S47 が、背景データ D31-1 又は OSD データ D31-2 のいずれを出力するかを制御する。表示データ読み出し部 35 が背景デ

ータD31-1を出力する場合には、背景データD31-1は、ビット変換部37を通らずにそのまま表示バッファメモリ26に転送される。

【0071】

ビット変換部37は、OSDデータD31-2の例えば1画面分8ビットのデータOSD1（図7）を16ビットのOSDデータ31-3にビット変換する。

【0072】

次に、OSD画像の表示開始位置及び表示サイズの情報を含むOSD制御信号S48に応じて、ビット変換されたOSDデータD31-3は、表示バッファメモリ26の指定領域に記憶される。

【0073】

表示バッファメモリ26に記憶されたデータに基づき実際の表示が行われる。

【0074】

尚、8ビットのOSDデータD31-2を16ビットデータに変換した後に表示バッファメモリ26に転送するのは、表示バッファメモリ26が、例えば16ビットのデータのみを受け付けることができるように構成されているからである。

【0075】

以下に、ビット変換方法の例について説明する。

【0076】

深さ方向に16ビットのデータ量を有していれば、色情報を表示するには情報量として十分である。輝度Yに対して8ビットを、色差C（Cb、Cr）に対して残りの8ビットを割り当てるといわゆる4-2-2フォーマットにより、色を表示するデータを形成できる。

【0077】

OSDデータが、8ビットのデータにより構成されている場合には、例えば輝度Yに対して5ビット分を割り当て、色差Cに3ビット分を割り当てれば良い。

【0078】

ビット変換部37においては、例えば輝度Yの5ビットデータを8ビットデータに変換する。

【 0 0 7 9 】

ビット変換のための方法としては、5ビットデータに加えて下位の3ビットにデータ"0"を挿入して8ビットデータに変換することができる。

【 0 0 8 0 】

色差Cの3ビットデータを8ビットデータに変換するための方法としては、3ビットデータに加えて下位5ビットにデータ"0"を挿入して8ビットデータに変換することができる。

【 0 0 8 1 】

尚、輝度Yの5ビットのデータに追加して下位の3ビットに"0"を挿入する方法（ビットシフト）は、以下の（1）式によって表される。

【 0 0 8 2 】

$$Y' (n) = Y (n) \times 8 (2^3) \quad (1)$$

また、色差Cの3ビットのデータに追加して下位の5ビットに"0"を挿入する方法は、以下の（2）式によって表される。

【 0 0 8 3 】

$$C' (n) = C (n) \times 32 (2^5) \quad (2)$$

上記の（1）式と（2）式とを用いた方法により、Y' (n) 8ビットとC' (n) 8ビットで16ビットのデータに変換することができる。

【 0 0 8 4 】

尚、上記（1）式、（2）式において、下位のnビットに"0"を加えると、例えば $Y' (n) = Y (n) \times 2^n$ という一般式で記載できる。

【 0 0 8 5 】

但し、上記のビット変換方法は、単に表示バッファメモリ26の指定領域に記憶させるためのフォーマットを合わせるための処理を行っただけであるため、実質的な輝度Yの情報は5ビット分、色差Cの情報は3ビット分しかない。すなわち、色情報において中間部分が表示されなくなるおそれがある。そこで以下のようなビット変換方法を用いれば良い。

【 0 0 8 6 】

例えば、表示画面上において隣接するビット変換処理前の5ビットデータ群Y

(n) が、「2, 2, 5, 8, 8」の階段状のデータ群であると仮定する。

【0087】

これらの5ビットデータ群Y(n)の下位3ビットに"0"を挿入すると、(1)式により、8ビットデータ群Y'(n)は、順に「16, 16, 40, 64, 64」となる。形式上8ビットのデータ群ではあるが実質的なデータ量としては5ビット分しか持たないため、変換された8ビットのデータ群には中間部分がなく、変換前のデータ群と同様に階段状のデータ群となってしまう。

【0088】

ビット変換のための第2の手法は、以下に示すデータ補間処理を行う。

【0089】

ビット変換のための第2の手法は、以下の式(3)を用いる。

【0090】

$$Y'(n) = Y(n) \times 8 + \{ (Y(n+1) - Y(n)) + (Y(n-1) - Y(n)) \} \times 4 \quad (3)$$

例えば、ビット変換処理前の5ビットデータ群Y(n)が、上記の場合と同様に、順に「2, 2, 5, 8, 8」であるとする。

【0091】

式(3)を用いて補間を伴うビット変換処理を行うと、8ビットのデータ群Y'(n)は、「16, 28, 40, 52, 64」となる。

【0092】

式(3)を用いてビット変換を行うことにより、式(1)を用いてビット変換を行った場合と比べて中間階調が表示可能となり、例えば画面上で隣接しているデータ群中の各データごとの連続性が良くなる。但し、式(3)の処理を行うための追加の回路が必要になる。

【0093】

上記の2つのビット変換処理方法のうちいずれの方法を用いるかについては、表示の精度を優先させるか補間処理の手間を省くかのトレードオフとなり、いずれを優先するかを考慮して決めれば良い。

【0094】

輝度Yと同様に色差Cについても同様の処理を行うことができる。

【0095】

上記第2の実施の形態による画像処理装置では、ビット変換部においてビット変換を行った後に表示バッファメモリに転送する。ビット変換処理の前のOSDデータは、16ビットよりも小さいデータ量（例えば8ビット）を有しており、画像メモリのバス帯域を占めるデータ量が少なくすむ。

【0096】

尚、上記第2の実施の形態による画像処理装置では、1画素のデータ領域（16ビット）に2面分のデータ（8ビットずつ）を割り当てたが、1画素のデータ領域（16ビット）に4面分のデータ（4ビットずつ）を割り当てるなど、より多くのデータを割り当てることもできる。

【0097】

また、1画素のデータ領域（16ビット）に1面中の2画素分のデータ（8ビットずつ）を割り当てることも可能である。

【0098】

表示画面（モニタ）上において上下方向に隣接するデータについて補間することも可能である。但し、上下方向に隣接するデータについて補間処理を行う場合には、3つのラインメモリが必要になる。

【0099】

次に、本発明の第3の実施の形態による画像処理装置を説明する。第3の実施の形態による画像処理装置は、基本的に図1に示す装置と同様である。但し、画像メモリコントロール部の構造が第1の実施の形態による画像処理装置と異なる。画像メモリコントロール部について図9を参照して詳細に説明する。

【0100】

図9は、画像メモリコントロール部を中心とした構造を示す機能ブロック図である。

【0101】

画像メモリコントロール部55は、入力データ書き込み制御部61と、表示データ読み出し部65と、LUT（Look Up Table）付きビット変換部

67とを含む。LUTは、例えば多数のアドレスとそれぞれのアドレスごとに決められている色情報等を有するテーブルであり、カラーパレットなどがこれに該当する。同期をとるための制御回路を用意すれば、色情報以外の表示情報を有するテーブルを設けることもできる。例えば、文字キャラクタ（例えば16×16ビット等）などの情報である。また、LUTの代わりに、他の形式の情報テーブルを有していても良い。例えば、文字フォント情報（ゴシック、明朝体など）が該当する。

【0102】

前記第2の画像データは、前記ディスプレイ画面上における位置情報と前記色情報などの表示情報テーブルのアドレス情報とを含む、

LUTは、例えばSRAM (Static Random Access Memory) やROM (Read Only Memory) に記憶されている。

【0103】

図示しない画像信号ソース、信号処理回路、入力バッファメモリを通った表示データD51は、入力同期信号S51に同期して入力データ書き込み制御部61を通過して画像メモリ51に格納される。

【0104】

画像メモリ51に格納されていた表示データD51は、表示同期信号S55に同期し、背景データD51-1、OSDデータD51-2の順に、画像メモリ51から読み出され、表示データ読み出し部65に転送される。

【0105】

より詳細には、表示データ読み出し部65において背景/OSD切換え信号S57により、例えば背景データD51-1が選択されると、背景データD51-1はそのまま表示バッファメモリ56に転送され、指定領域に記憶される。

【0106】

背景/OSD切換え信号S57によりOSDデータD51-2が選択されると、OSDデータD51-2は、LUT付きビット変換部57に転送される。

【0107】

OSDデータD51-2は、表示情報を有している。

【0108】

表示情報は、例えばLUTに含まれる多数色（256色）の色データのうちのいずれであるかをLUT中の位置（アドレス）を指定することにより選択する情報であり、例えば1画面分が8ビットのデータにより構成されている。例えば、LUTの256色中の1色と8ビットのデータとが1対1の対応関係を有している。16ビットのデータを用いた場合と比べて少ないビット数で画像メモリ51と表示データ読み出し部65との間で表示情報をやりとりすることができる。8ビットのデータであれば16ビットのデータ構造中に2画素分又は2画面分のデータを保持することができる。

【0109】

OSDデータD51-2のうち表示情報（実際にはLUT中において色を指定するための位置情報）を含む8ビットのデータは、LUT付きビット変換部67においてLUTを参照することにより、16ビットの実際の表示データ、例えば色データに変換される。例えば8ビットの表示情報が16ビットの色情報に変換される。

【0110】

ビット変換された16ビットの色情報は、OSD画像の表示開始位置及び表示サイズの情報を含むOSD制御信号S61に応じて表示バッファメモリ56に転送される。OSDデータD51-3のうち16ビットの色情報に関するデータとディスプレイ上の位置情報に関するデータとは、表示バッファメモリ56の指定領域に記憶される。この記憶情報に基づき実際の表示が行われる。

【0111】

上記の画像処理装置を用いれば、例えば、1画素当たり8ビットを色情報用に割り当てれば、ビット変換部においてLUTを参照することにより、 2^8 色すなわち256色を表示することができる。

【0112】

表示できる色はLUT内のデータに基づいて決まるため、ビット変換前には少ないデータ量であっても、多くの色の中から所望の色を選択して表示することが可能となる。

【 0 1 1 3 】

尚、LUTとしてSDRAMや電氣的に書き換え可能なROM (Electrically Erasable Read Only Memory: E²PRO M) を用いれば、例えばLUT内に記憶されている色情報のデータ全体又は一部を変更することができる。例えば全体的な色調を変化させたい場合には、LUTのデータを所望の色調に属する色情報を多く含むようにデータを書き換えれば良い。

【 0 1 1 4 】

第3の実施の形態による画像処理装置を用いれば、ビット変換前に用いられた色情報に関するデータ量を少なくすることができる。従って、画像メモリのバス帯域を占めるデータ量が少なくてすむ。

【 0 1 1 5 】

尚、第1の実施の形態、第2、第3の実施の形態による手法を組み合わせることにより、画像メモリコントロール部と画像メモリ間のOSDデータのアクセスを低減することができる。

【 0 1 1 6 】

以上、本実施の形態により画像処理装置及び画像処理方法について例示的に説明したが、その他、種々の変更、改良、組み合わせ等が可能なことは当業者には自明あろう。

【 0 1 1 7 】

【発明の効果】

OSDを表示できる画像処理装置における画像メモリのバス帯域を低減させることができ、表示画面の画質を向上させることができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態による画像処理装置の構成を示すブロック図である。

【図2】 本発明の第1の実施の形態による画像処理装置に含まれる画像メモリ4の記憶領域の配置を示す。

【図3】 本発明の第1の実施の形態による画像処理装置に含まれる画像メ

メモリコントロール部の構成を示すブロック図である。

【図 4】 本発明の第 1 の実施の形態による画像処理装置に含まれる拡大制御部における第 1 のデータの拡大作業例について示す概念図である。

【図 5】 本発明の第 1 の実施の形態による画像処理装置に含まれる拡大制御部における第 2 のデータの拡大作業例について示す概念図である。

【図 6】 本発明の第 2 の実施の形態による画像処理装置に用いられる表示用データの一般的な構造の例を示す

【図 7】 本発明の第 2 の実施の形態による画像処理装置に用いられる 1 画素当たりのメモリデータの割り当て例を示す模式的な図である。

【図 8】 本発明の第 2 の実施の形態による画像処理装置に含まれる画像メモリコントロール部の構成を示すブロック図である。

【図 9】 本発明の第 3 の実施の形態による画像処理装置に含まれる画像メモリコントロール部を中心とした構造を示す機能ブロック図である。

【図 1 0】 オンスクリーンディスプレイの表示例を模式的に示した図である。

【符号の説明】

X 画像処理装置

1 画像信号ソース

2 信号処理回路

3 入力バッファメモリ

4 画像メモリ

5 画像メモリコントロール部

6 表示バッファメモリ

7 表示用モニタ

1 0 ビデオデータ領域

1 1 O S D データ領域

1 2 入力データ書き込み制御部

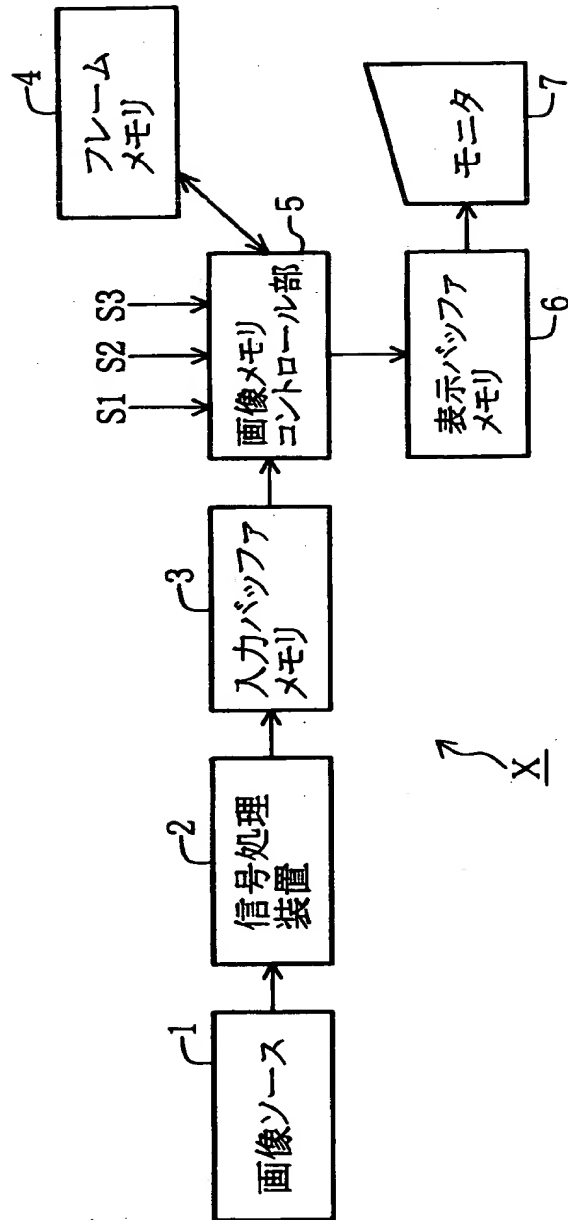
1 5 表示データ読み出し制御部

1 7 拡大制御部（データ伸長制御部）

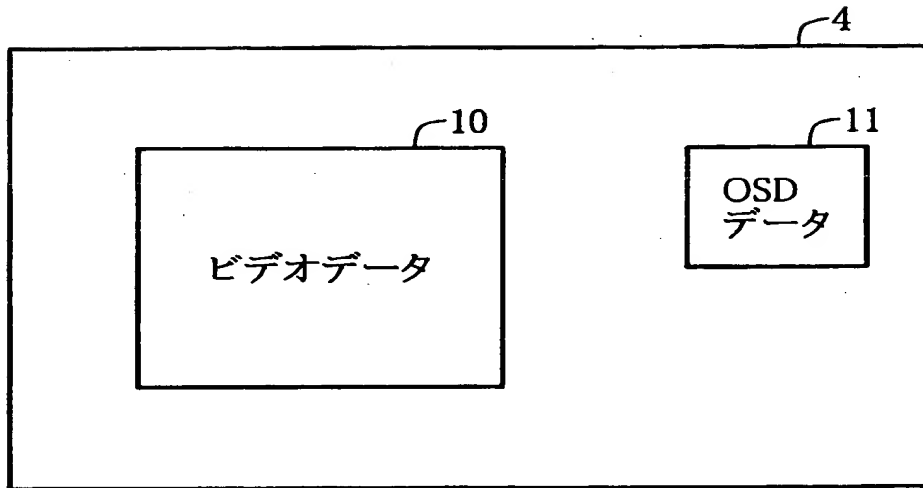
3 7、6 7 ビット変換部（データ伸長制御部）

【書類名】 図面

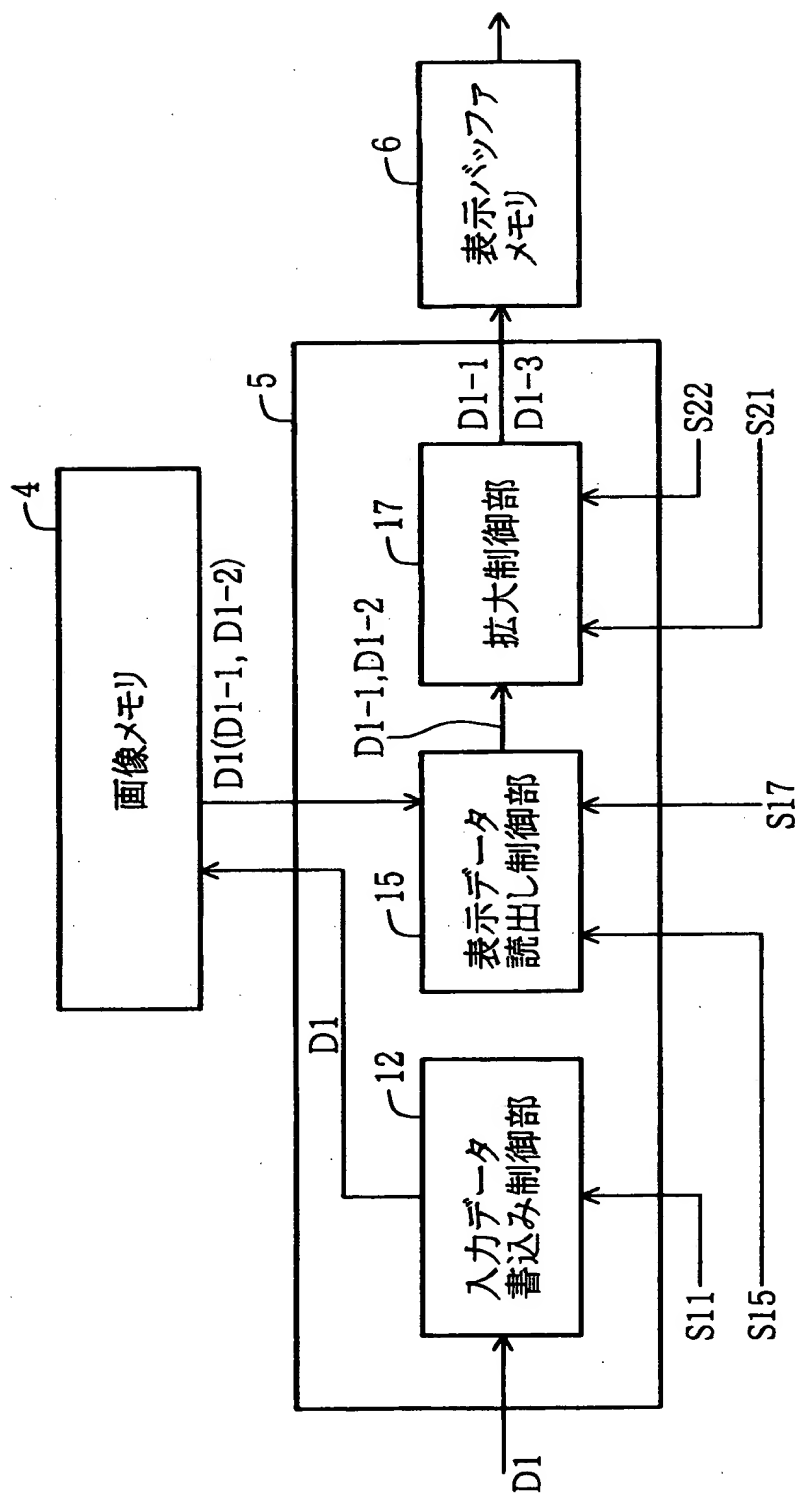
【図1】



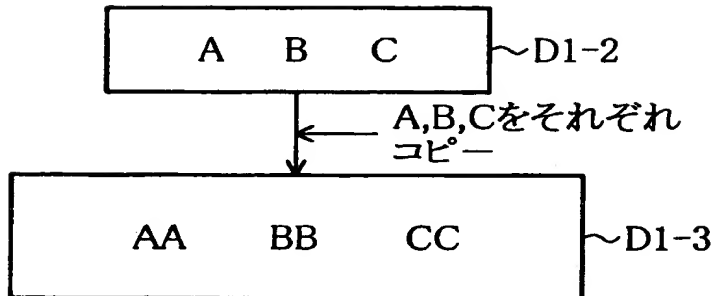
【図2】



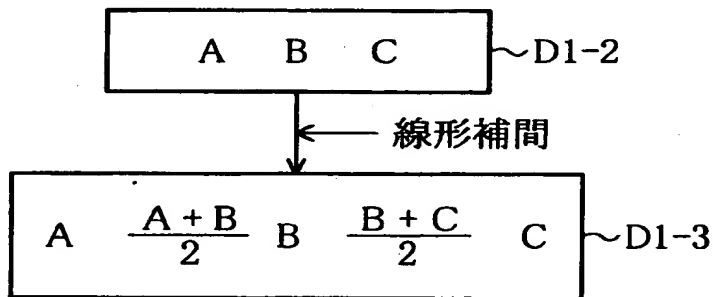
【図3】



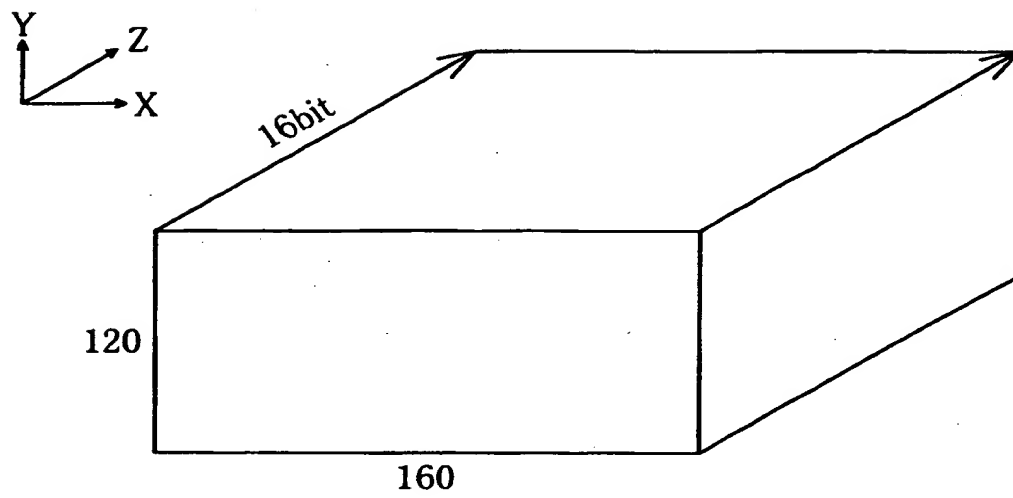
【図4】



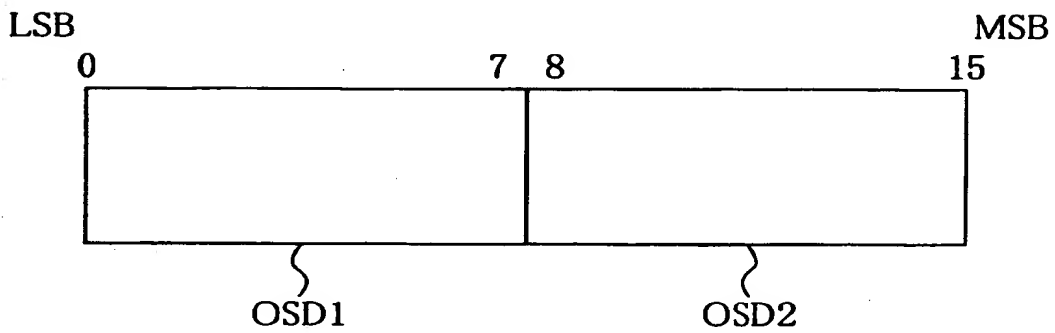
【図5】



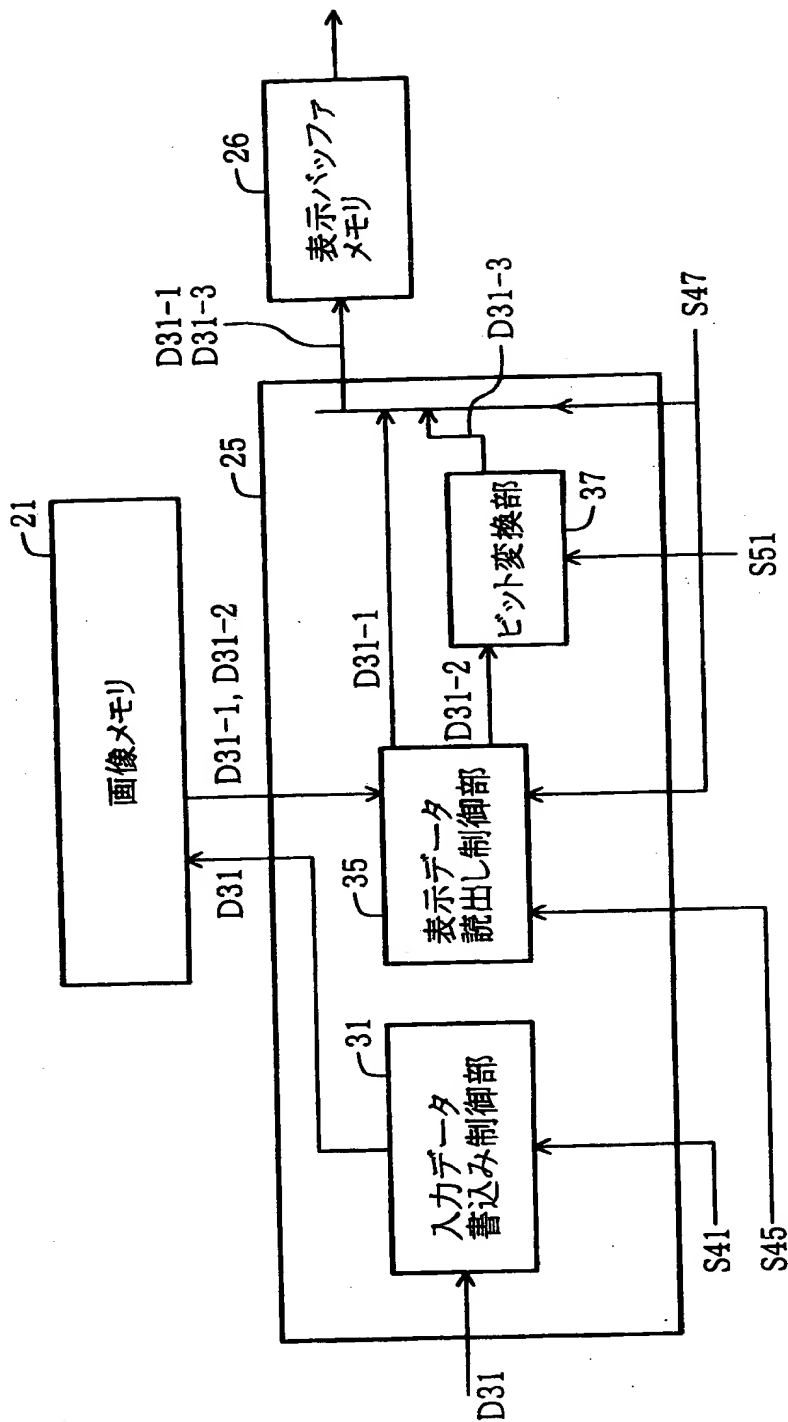
【図 6】



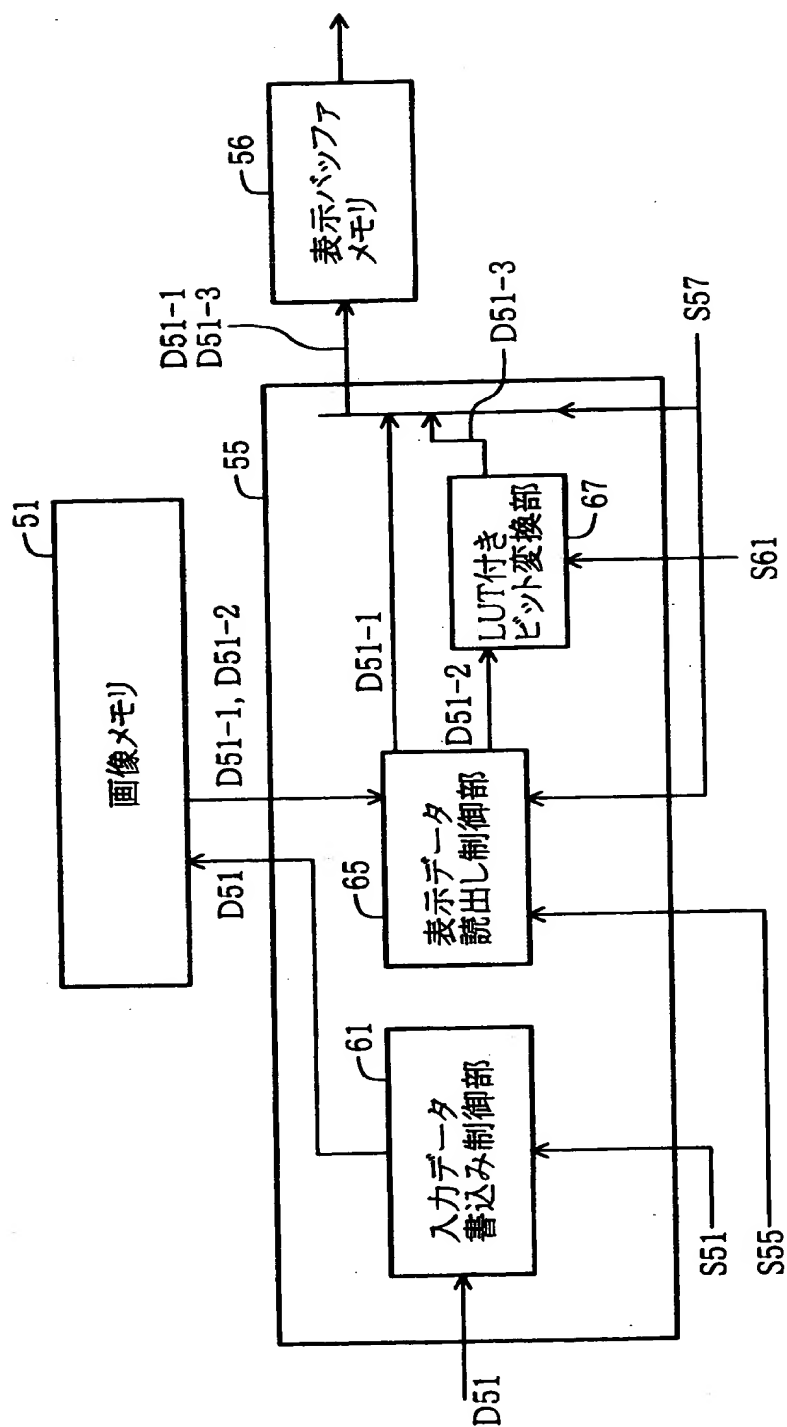
【図 7】



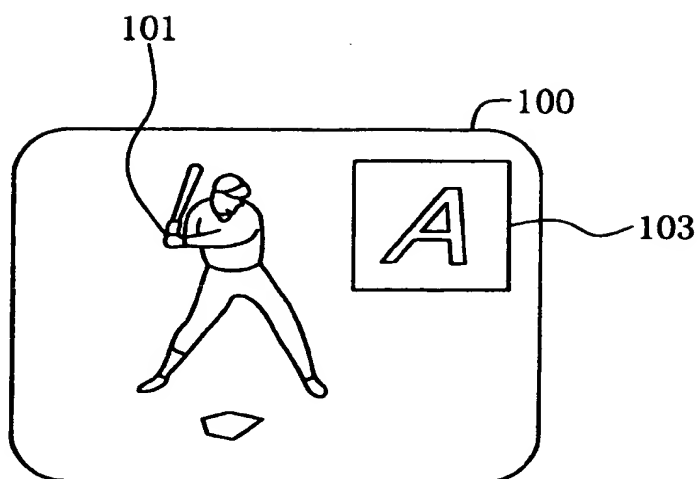
【図 8】



【図9】



【図 1 0】



【書類名】 要約書

【要約】

【課題】 O S D を表示できる画像処理装置の画像メモリのバス帯域を低減する

。 【解決手段】 背景用の第 1 の画像データを格納する第 1 の領域と、オンスクリーンディスプレイ用の第 2 の画像データを格納する第 2 の領域とを有する画像メモリと、画像メモリから読み出された第 1 の画像と第 2 の画像とを格納する表示バッファメモリと、画像メモリと表示バッファメモリとにおけるアクセスを制御する制御部であって、第 1 の領域から第 1 のデータを読み出して前記表示バッファメモリに書き込むとともに、第 2 の領域から前記第 2 の画像データを読み出して前記表示バッファメモリの指定された領域に書き込む制御部とを含み、制御部は、画像メモリから読み出された第 2 の画像データのデータ量を増大する。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [391051588]

1. 変更年月日 1991年 7月31日

[変更理由] 新規登録

住 所 宮城県黒川郡大和町松坂平1丁目6番地
氏 名 富士フイルムマイクロデバイス株式会社

出 願 人 履 歴 情 報

識別番号 [000005201]

1. 変更年月日 1990年 8月14日
[変更理由] 新規登録
住 所 神奈川県南足柄市中沼210番地
氏 名 富士写真フイルム株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.